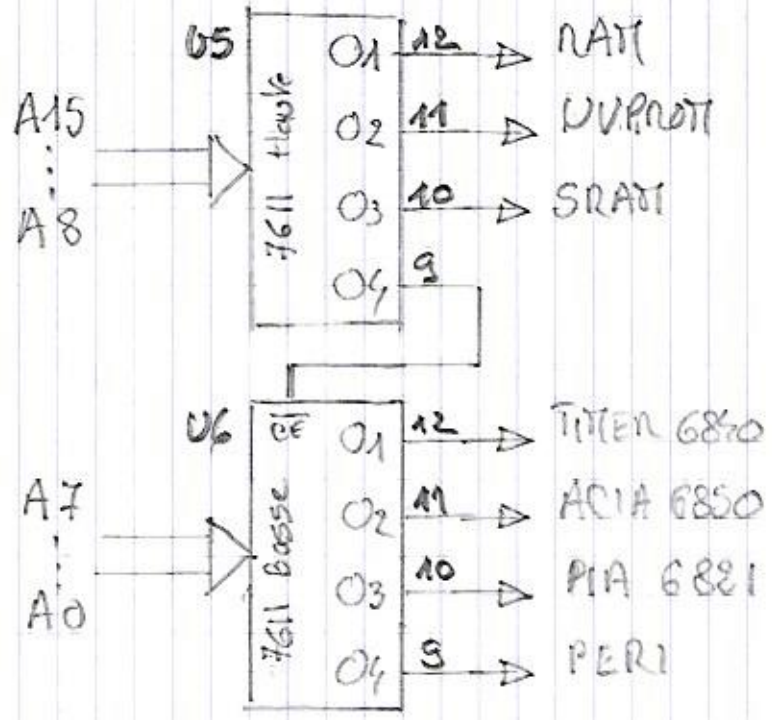


TAVELNIER

PROT de decodage d'adresse
de la carte CPU 03



PROT 7611 Haute

A15-A8		O4	O3	O2	O1	
00	E	1	1	1	0	RAM
01	EA					
02	EB	7	0	1	1	7611 Basse
03	EC	B	1	0	1	SRAT
04	ED					
05	EE	D	1	1	0	UVPROT
06	EF					

PROT 7611 Basse

A7-A0		O4	O3	O2	O1	
00	B	1	0	1	1	PIA
01	03					
02	04	D	1	1	0	ACIA
03	05					
04	06	7	0	1	1	PERI
05	07					
06	08	E	1	1	1	TIMER
07	09					
08	0A	F	1	1	1	Libre
09	0B					
0A	0C					
0B	0D					
0C	0E					
0D	0F					

↑	UVPROT	FFFF
4K	TAVBUG	F000
↓		FFFF
1K	SRAT	EC00
×		EBFF
	Libre	
		EB10
	PTM	EB0F
	PTM	EB0E
	PTM	EB0D
	PTM	EB0C
	PTM	EB0B
	PTM	EB0A
	PTM	EB09
	PTM	EB08
256	PERI	EB07
		EC06
	ACIA	EB05
	ACIA	EB04
	PIA	EB03
	PIA	EB02
	PIA	EB01
	PIA	EB00
↓		EAFB
	Buffers	
	Donnees	
	RAM	
		0000

2023-01-03

2021-08-06

PROM
825129
Hauke

$A_7 \dots A_0$	O_4	O_3	O_2	O_1	
$\emptyset \emptyset$ \bar{a} EA	1	1	1	\emptyset	E
EB	\emptyset	1	1	1	7
EC \bar{a} EF	1	\emptyset	1	1	B
F \emptyset \bar{a} FF	1	1	\emptyset	1	D

PROM
825129
Basse

$A_7 \dots A_0$	O_4	O_3	O_2	O_1	
$\emptyset \emptyset$ \bar{a} $\emptyset 3$	1	\emptyset	1	1	B
$\emptyset 4$ \bar{a} $\emptyset 5$	1	1	\emptyset	1	D
$\emptyset 6$ \bar{a} $\emptyset 7$	\emptyset	1	1	1	7
$\emptyset 8$ \bar{a} $\emptyset F$	1	1	1	\emptyset	E
1 \emptyset \bar{a} FF	1	1	1	1	F

2023-01-03

~~2021-08-06~~